

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2002-158542

(P 2 0 0 2 - 1 5 8 5 4 2 A)

(43)公開日 平成14年5月31日(2002.5.31)

(51)Int.Cl.

識別記号

F I

ページ (参考)

H03F 1/00

H03F 1/00

A 5D020

3/217

3/217

B 5J055

H03K 17/08

H03K 17/08

5J091

17/687

H04R 3/00

101

C 5J092

Z

審査請求 未請求 請求項の数3 O L (全6頁) 最終頁に続く

(21)出願番号

特願2000-349793(P 2000-349793)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22)出願日

平成12年11月16日(2000.11.16)

(72)発明者 石田 正臣

東京都品川区北品川6丁目7番35号

ソニー株式会社内

(74)代理人 100080883

弁理士 松隈 秀盛

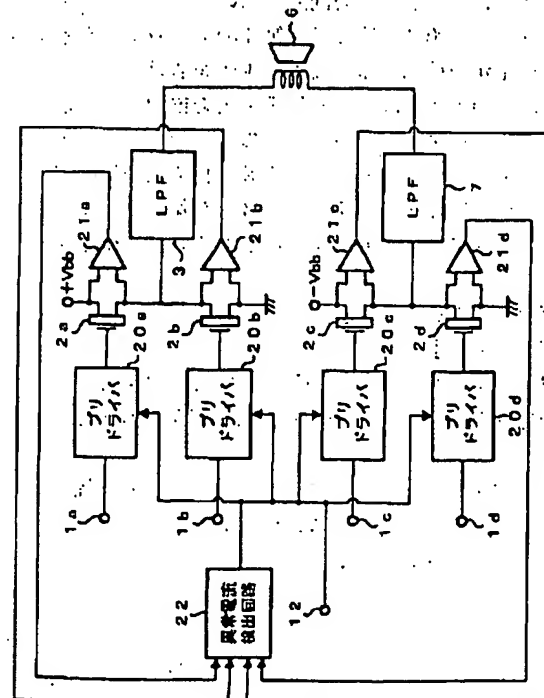
最終頁に続く

(54)【発明の名称】出力回路

(57)【要約】

【課題】接続スイッチを使用することなく、過大電流より保護することを目的とする。

【解決手段】第1及び第2のスイッチング素子2a及び2bの直列回路と、第3及び第4のスイッチング素子2c及び2dの直列回路と、この第1及び第2のスイッチング素子2a及び2bの接続中点とこの第3及び第4のスイッチング素子2c及び2dの接続中点との間に接続された負荷6とを有し、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dをオン、オフしてこの負荷6を駆動するようにした出力回路において、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dの夫々の電流を検出する電流検出手段21a、21b、21c、21d、22を設け、この電流検出手段21a、21b、21c、21d、22により異常電流を検出したときに、この第1、第2、第3及び第4のスイッチング素子2a、2b、2c及び2dを全てオフとするようにしたものである。



【特許請求の範囲】

【請求項1】 第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、前記第1及び第2のスイッチング素子の接続中点と前記第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第1、第2、第3及び第4のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、前記第1、第2、第3及び第4のスイッチング素子の夫々の電流を検出する電流検出手段を設け、前記電流検出手段により異常電流を検出したときに、前記第1、第2、第3及び第4のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

【請求項2】 第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、前記第1及び第2のスイッチング素子の接続中点と前記第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第1、第2、第3及び第4のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、電源の投入及び切断時に夫々所定時間前記第1、第2、第3及び第4のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

【請求項3】 第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、前記第1及び第2のスイッチング素子の接続中点と前記第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、前記第1、第2、第3及び第4のスイッチング素子をオン、オフして前記負荷を駆動するようにした出力回路において、前記第1、第2、第3及び第4のスイッチング素子の夫々の電流を検出する電流検出手段を設け、前記電流検出手段により異常電流を検出したときに、前記第1、第2、第3及び第4のスイッチング素子を全てオフすると共に電源の投入及び切断時に夫々所定時間前記第1、第2、第3及び第4のスイッチング素子を全てオフとするようにしたことを特徴とする出力回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えばスピーカを駆動するのに使用して好適な出力回路に関する。

【0002】

【従来の技術】 従来、音声信号によりパルス幅変調したパルス幅変調信号（PWM信号）によりスピーカを駆動して放音するようにした図4に示す如き出力回路が提案されている。

【0003】 この図4において、1a、1b、1c及び1dは夫々音声信号によりパルス幅変調された図2A、B、C及びDに示す如きパルス幅変調信号（デジタル信

号）のスイッチング信号が供給されるスイッチング信号入力端子を示し、このスイッチング信号入力端子1a、1b、1c及び1dを夫々スイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dのゲートに接続する。

【0004】 このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c、2dは図2に示す如きパルス幅変調信号（PWM信号）がハイレベル“1”のときにオンし、このPWM信号がローレベル“0”のときにオフする如くなされている。

【0005】 正の直流電源が供給される電源端子+Vbを電界効果トランジスタ2aのドレインに接続し、この電界効果トランジスタ2aのソースを電界効果トランジスタ2bのドレインに接続し、この電界効果トランジスタ2bのソースを接地する。

【0006】 また、負の直流電圧が供給される電源端子-Vbを電界効果トランジスタ2cのドレインに接続し、この電界効果トランジスタ2cのソースを電界効果トランジスタ2dのドレインに接続し、この電界効果トランジスタ2dのソースを接地する如くする。

【0007】 この電界効果トランジスタ2aのソース及びこの電界効果トランジスタ2bのドレインの接続中点をPWM信号をアナログ信号に変換するローパスフィルタ3、電流検出用の抵抗器4及び保護用の接続スイッチ5の直列回路を介してスピーカ6の一端に接続する。

【0008】 また、この電界効果トランジスタ2cのソース及びこの電界効果トランジスタ2dのドレインの接続中点をPWM信号をアナログ信号に変換するローパスフィルタ7、電流検出用の抵抗器8及び保護用の接続スイッチ9の直列回路を介してスピーカ6の他端に接続する。

【0009】 この電流検出用の抵抗器4の両端電圧を演算増幅回路10に供給し、この電流検出用の抵抗器4に流れる電流が異常に大きいときに、この保護用の例えばリレーの接続スイッチ5をオフとする如くすると共にこの電流検出用の抵抗器8の両端電圧を演算増幅回路11に供給し、この電流検出用の抵抗器8に流れる電流が異常に大きいときに、この保護用の例えばリレーの接続スイッチ9をオフとする如くする。

【0010】 また、12は電源の投入及び切断時に所定時間の制御信号が供給される制御信号入力端子を示し、この電源投入、切断時に所定時間この接続スイッチ5及び9をオフとし、この電源投入、切断時にスピーカ6より雑音が発生しない如くする。

【0011】 斯る、図4に示す如き出力回路においては、電界効果トランジスタ2a及び2dがオンのときに、正の電源端子+Vbより、電界効果トランジスタ2a→ローパスフィルタ3→抵抗器4→接続スイッチ5→スピーカ6→接続スイッチ9→抵抗器8→ローパスフィルタ7→電界効果トランジスタ2d→大地と電流が流

10

20

30

40

50

れ、また電界効果トランジスタ2b及び2cがオンのときに負の電源端子-Vbbより電界効果トランジスタ2c→ローパスフィルタ7→抵抗器8→接続スイッチ9→スピーカ6→接続スイッチ5→抵抗器4→ローパスフィルタ3→電界効果トランジスタ2b→大地と負の電流が流れ、スピーカ6を駆動し、このスピーカ6より放音する。

【0012】

【発明が解決しようとする課題】斯る、図4に示す如き従来例においては、電源の投入、切断時に雑音を発生しないようにするため及び過大電流より保護するために接続スイッチ5及び9を使用している、この接続スイッチ5及び9として例えばリレーを用いたときには、信号経路に接点が生ずることとなり音質の劣化を生ずると共に動作音を発生する不都合があり、またこの接続スイッチ5及び9にリレーを使用したときには動作時間がかかる不都合があった。

【0013】本発明は、斯る点に鑑み、接続スイッチを使用することなく、電源の投入や切断時に例えばスピーカより雑音を発生することがないようにすることを目的とし、また接続スイッチを使用することなく過大電流より保護することを目的とする。

【0014】

【課題を解決するための手段】本発明出力回路は、第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、この第1及び第2のスイッチング素子の接続中点とこの第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、この第1、第2、第3及び第4のスイッチング素子をオン、オフしてこの負荷を駆動するようにした出力回路において、この第1、第2、第3及び第4のスイッチング素子の夫々の電流を検出する電流検出手段を設け、この電流検出手段により異常電流を検出したときに、この第1、第2、第3及び第4のスイッチング素子を全てオフとするようにしたものである。

【0015】斯る本発明によれば電流検出手段により異常電流を検出したときに、第1、第2、第3及び第4のスイッチング素子を全てオフとするので、この時は出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、接続スイッチを用いることなく保護することができる。

【0016】また、本発明出力回路は、第1及び第2のスイッチング素子の直列回路と、第3及び第4のスイッチング素子の直列回路と、この第1及び第2のスイッチング素子の接続中点とこの第3及び第4のスイッチング素子の接続中点との間に接続された負荷とを有し、この第1、第2、第3及び第4のスイッチング素子をオン、オフして、この負荷を駆動するようにした出力回路において、電源の投入及び切断時に夫々所定時間この第1、第2、第3及び第4のスイッチング素子を全てオフとす

るようにしたものである。

【0017】斯る本発明によれば、電源の投入及び切断時に夫々所定時間、この第1、第2、第3及び第4のスイッチング素子を全てオフとするので、このときは出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、接続スイッチを用いることなく、この電源の投入及び切断時の雑音を発生しない如くできる。

【0018】

【発明の実施の形態】以下、図1、図2、図3を参照して本発明出力回路の実施の形態の例に付説明しよう。この図1において、図4に対応する部分には同一符号を付して示す。

【0019】図1例においては、音声信号によりパルス幅変調された例えば図2A、B、C及びDに示す如きパルス幅変調信号（デジタル信号）のスイッチング信号が供給されるスイッチング信号入力端子1a、1b、1c及び1dを夫々ブリドライバ20a、20b、20c及び20dを介して夫々スイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dのゲートに接続する。

【0020】このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c、2dは図2に示す如きパルス幅変調信号（PWM信号）がハイレベル“1”のときにオンし、このPWM信号がローレベル“0”のときにオフする如くなされている。

【0021】また、このブリドライバ20a、20b、20c、20dは、スイッチング信号入力端子1a、1b、1c、1dに供給される図2に示す如きPWM信号のスイッチング信号を増幅して電界効果トランジスタ2a、2b、2c、2dに供給するようにすると共にこのブリドライバ20a、20b、20c及び20dの制御端子に制御信号が供給されたときは、このブリドライバ20a、20b、20c及び20dの夫々の出力側に図3A、B、C及びDに示す如き、電界効果トランジスタ2a、2b、2c及び2dをオフとするローレベル“0”のスイッチング信号を発生する如くする。

【0022】正の直流電源が供給される電源端子+Vbbを電界効果トランジスタ2aのドレインに接続し、この電界効果トランジスタ2aのソースを電界効果トランジスタ2bのドレインに接続し、この電界効果トランジスタ2bのソースを接地する。

【0023】また、負の直流電圧が供給される電源端子-Vbbを電界効果トランジスタ2cのドレインに接続し、この電界効果トランジスタ2cのソースを電界効果トランジスタ2dのドレインに接続し、この電界効果トランジスタ2dのソースを接地する如くする。

【0024】この電界効果トランジスタ2aのソース及びこの電界効果トランジスタ2bのドレインの接続中点をPWM信号（デジタル信号）をアナログ信号に変換するローパスフィルタ3を介してスピーカ6の一端に接続

し、また、この電界効果トランジスタ2cのソース及びこの電界効果トランジスタ2dのドレインの接続中点をPWM信号をアナログ信号に変換するローパスフィルタ7を介してスピーカ6の他端に接続する。

【0025】また、スイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dの夫々のドレイン及びソース間の電圧を夫々、演算増幅回路21a、21b、21c及び21dに供給し、この演算増幅回路21a、21b、21c及び21dの夫々の出力信号を

電流検出信号として異常電流検出回路22に供給する。
【0026】この異常電流検出回路22は、このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c、2dを流れる電流が過大電流であるかどうかをこの演算増幅回路21a、21b、21c、21dの出力信号より判断し、過大電流（異常電流）であると判断したときにはこの異常電流検出回路22の出力側に制御信号を発生し、この制御信号をブリドライバ20a、20b、20c及び20dの制御端子に夫々供給する。

【0027】このブリドライバ20a、20b、20c及び20dの夫々の制御端子に制御信号が供給されたときには、このブリドライバ20a、20b、20c及び20dの夫々の出力側に図3A、B、C及びDに示す如きローレベル“0”のスイッチング信号を発生し、スイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dを夫々オフとし、出力側をハイインピーダンスとし過大電流の流れを阻止し過大電流より保護する如くする。

【0028】また、例えばオーディオ機器への電源の投入及び切断時に、所定時間例えば電源投入又は電源切断時に雑音を発生する時間の制御信号が供給される制御信号入力端子12をブリドライバ20a、20b、20c及び20dの夫々の制御端子に接続し、この電源の投入、切断時に所定時間このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dを夫々オフとし、出力側をハイインピーダンスとし、この電源の投入、切断時にスピーカ6より雑音が発生しない如くする。

【0029】本例による出力回路は上述の如く構成されているので、電界効果トランジスタ2a、2b、2c及び2dに図2A、B、C及びDに示す如き音声信号によりパルス幅変調したパルス幅変調信号のスイッチング信号が供給され、電界効果トランジスタ2a及び2dがオンのときに、正の電源端子+Vbbより、電界効果トランジスタ2a→ローパスフィルタ3→スピーカ6→ローパスフィルタ7→電界効果トランジスタ2d→大地と電流が流れ、また電界効果トランジスタ2b及び2cがオンおときに負の電源端子-Vbbより、電界効果トラン

ジスタ2c→ローパスフィルタ7→スピーカ6→ローパスフィルタ3→電界効果トランジスタ2b→大地と負の電流が流れ、スピーカ6を駆動し、このスピーカ6より放音する。

【0030】本例によれば、演算増幅回路21a、21b、21c、21dと異常電流検出回路22により異常電流（過大電流）を検出したときにスイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dを全てオフとするので、このときはスピーカ6側はハイインピーダンスとなり、この出力側のスピーカ6を切り離れた状態となり、保護することができる。

【0031】また本例によれば、電源の投入及び切断時に夫々所定時間、このスイッチング素子を構成する電界効果トランジスタ2a、2b、2c及び2dを全てオフとするので、このときはスピーカ6側はハイインピーダンスとなり、この出力側のスピーカ6を切り離れた状態となり、この電源の投入及び切断時の雑音を発生しない如くできる。

【0032】尚、本発明は上述例に限ることなく、本発明の要旨を逸脱することなく、その他種々の構成が採り得ることは勿論である。

【0033】

【発明の効果】本発明によれば、電流検出手段により異常電流を検出したときに、第1、第2、第3及び第4のスイッチング素子を全てオフとするので、このときは出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、保護することができる。

【0034】また本発明によれば、電源の投入及び切断時に夫々所定時間、この第1、第2、第3及び第4のスイッチング素子を全てオフとするので、このときは、出力端はハイインピーダンスとなり、出力側の負荷を切り離れた状態となり、この電源の投入及び切断時の雑音を発生しない如くできる。

【図面の簡単な説明】

【図1】本発明出力回路の実施形態の例を示す構成図である。

【図2】本発明の説明に供する線図である。

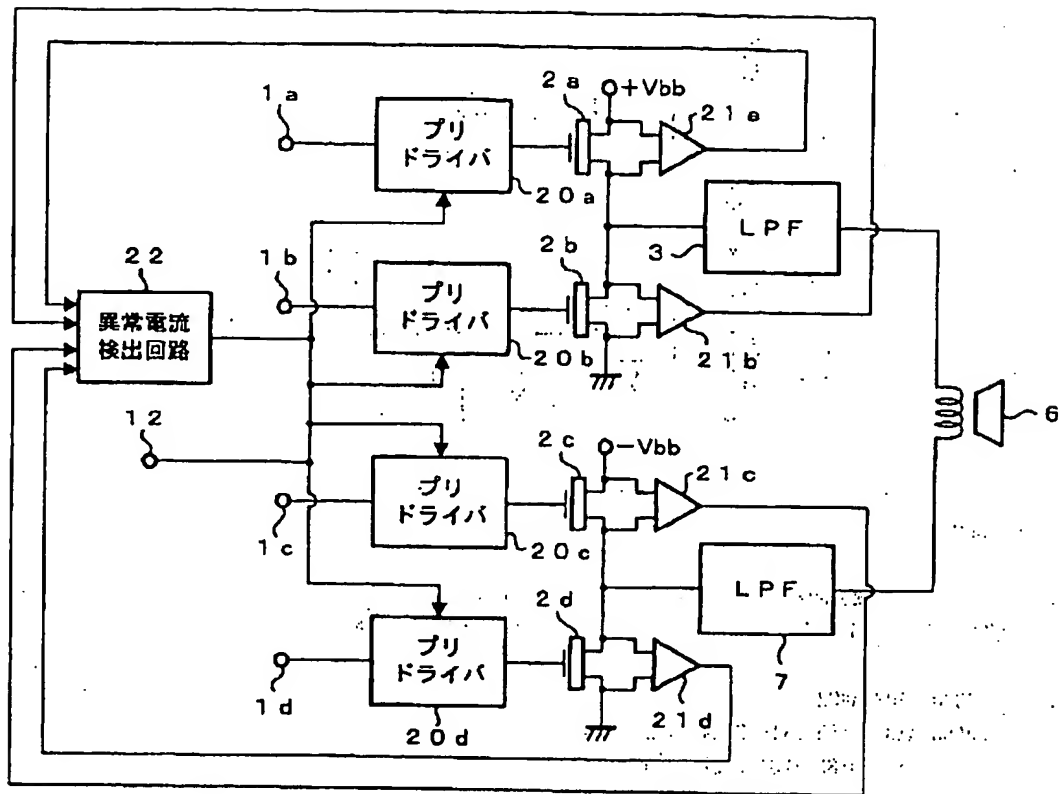
【図3】本発明の説明に供する線図である。

【図4】従来の出力回路の例を示す構成図である。

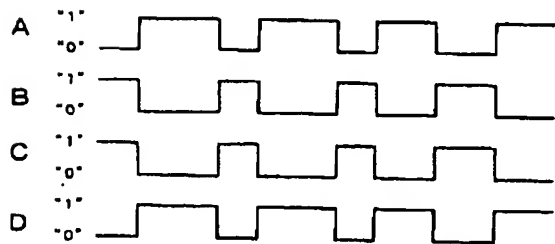
【符号の説明】

1a、1b、1c、1d……スイッチング信号入力端子、2a、2b、2c、2d……電界効果トランジスタ、3、7……ローパスフィルタ、6……スピーカ、20a、20b、20c、20d……ブリドライバ、21a、21b、21c、21d……演算増幅回路、22……異常電流検出回路

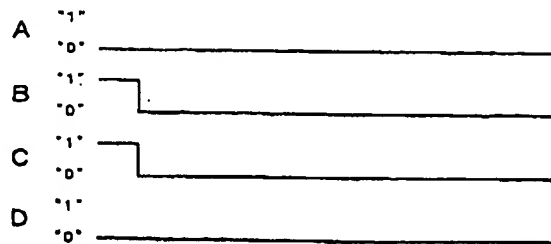
【図1】



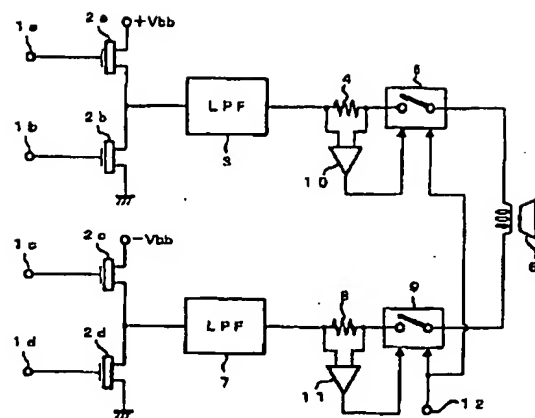
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl.

H 0 4 R 3/00

識別記号

1 0 1

F I

H 0 3 K 17/687

テーム(参考)

A

F ターム(参考) 5D020 AA02 AB02

5J055 AX32 AX65 BX16 CX24 DX12

DX72 DX83 EX01 EX02 EZ09

EZ14 EZ23 FX04 FX31 GX02

GX04

5J091 AA02 AA41 CA48 CA49 CA56

FA18 FP02 FP05 GP02 HA09

HA25 HA38 HA39 KA01 KA28

KA42 KA62 SA05 TA01 TA06

5J092 AA02 AA41 CA48 CA49 CA56

FA18 FR04 HA09 HA25 HA38

HA39 KA01 KA28 KA42 KA62

SA05 TA01 TA06